

ho automatu řadiče), že vznikaly velké potíže s vkládáním jeho logiky do paměti ROM.

V nově pojatém procesu vývoje je komplexní řadič nahrazen sérií digitálních filtrů navržených v programu Matlab a jeho nadstavbě *Filter Design Toolbox*. Každý blok digitálního filtru pracuje nezávisle, takže je snadné jej změnit, odstranit nebo naopak přidat k celému řetězci nový filtr (obr. 2). Filtrovací řetězec dekodéru obsahoval v daném případě čtyři filtry s konečnou impulzní odezvou pracující s poloviční šíří pásma (*half-band FIR*) a měnič vzorkovací frekvence. Řetězec kodéru obsahoval dva decimátory CIC (*Cascaded Integrator and Comb*) a dva filtry typu *half-band FIR*.

Generování kódu RTL a optimalizace rozměrů čipu

Po návrhu kompletního řetězce kodéru a dekodéru byl s použitím nadstavby *Filter Design HDL Coder* z každého filtru automaticky vygenerován kód Verilog (obr. 3). V této fázi bylo možné začít s optimalizací řetězce za účelem úspory místa na čipu.

Snadné posouzení variant

Nástroj *Filter Design HDL Coder* nabízí při generování kódu RTL několik možností optimalizace a také výběr výsledné struktury. Například při optimalizaci filtrů FIR byla

nejprve zvolena úplná paralelní struktura, při které je taktovací frekvence filtru shodná s frekvencí dat. Kód byl syntetizován pomocí překladače *Synopsis Design Compiler* s následným vyhodnocením potřebné plochy čipu. Zaškrtnutím volby distribuované aritmetiky, která vyžaduje taktovací frekvenci šestnáctkrát až dvacetkrát větší, než je frekvence dat, byla plocha čipu zmenšena na 25 % oproti úplné paralelní struktuře. Protože na čipu již byla dostupná dostatečně vysoká taktovací frekvence, ukázala se druhá varianta jako nejlepší řešení.

Ing. Jaroslav Jirkovský,
Humusoft s. r. o.

► Konference společnosti JSP

Konference *Nové trendy v oboru měření a regulace – mění se svět instrumentace v energetice, chemii a průmyslu*, kterou pořádala společnost JSP (www.jsp.cz), se za velkého zájmu odborné veřejnosti konala ve čtvrtek 9. září 2010 v Praze.

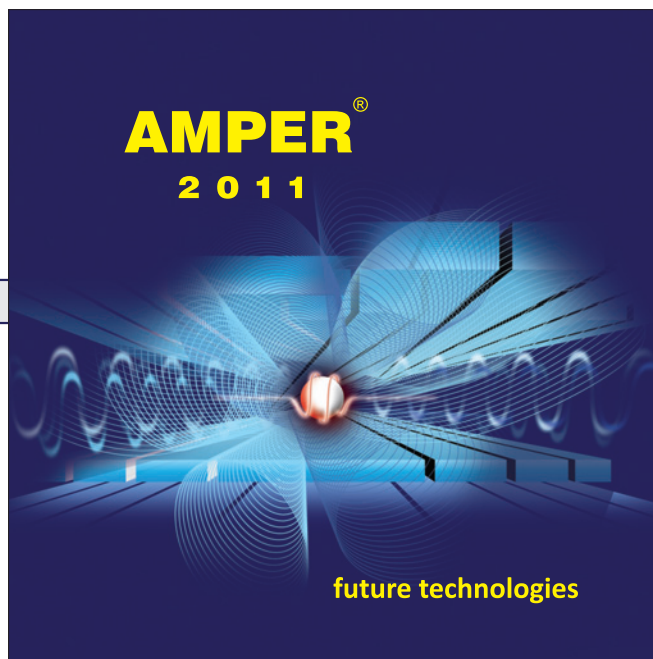
Účastníci vyslechli přednášky nejen odborníků z pořádající firmy, ale i hostů. Hovo-

řilo se o aktuálních projektech a investicích v oblasti energetiky v České republice (Stanislav Cieslar z AF Power Agency), o vývoji v oboru provozních snímačů a akčních členů (s příklady uplatnění nových trendů v praxi) a představeny byly nové snímače teploty SILtemp 75, určené pro náročné úlohy měření teploty, včetně bezpečnostních systémů. V odpolední části představila firma Siemens snímače tlaku a tlakové diference a o možnostech kalibrace provozních snímačů v provozu přednášel Thomas Meth z firmy Sika.

Součástí konference byla i doprovodná výstavka a prostor pro diskusi. Dříve pořádané workshopy již nejsou součástí konference, neboť je nahradila školení pořádaná ve školicím centru společnosti JSP v Jičíně (www.jsp.cz/sc).

Mimořádný zájem o konferenci je dokladem toho, že odborníci z praxe mají o kvalitní informace i osobní diskusi zájem, a společnosti JSP patří díky za to, že vytváří pro výměnu informací a diskuse vhodné podmínky. (Bk)

19. mezinárodní veletrh elektrotechniky a elektroniky



29. 3. – 1. 4. 2011
VÝSTAVIŠTĚ BRNO

Souběžný veletrh:



2. veletrh optické a fotonické techniky

Pořádá:
TERINVEST, spol. s r.o., veletržní správa
Americká 459/27, 120 00 Praha 2,
Česká republika